

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-288771  
 (43)Date of publication of application : 02.11.1993

(51)Int.Cl.

G01P 15/12

(21)Application number : 04-088975

(71)Applicant : FUJIKURA LTD

(22)Date of filing : 09.04.1992

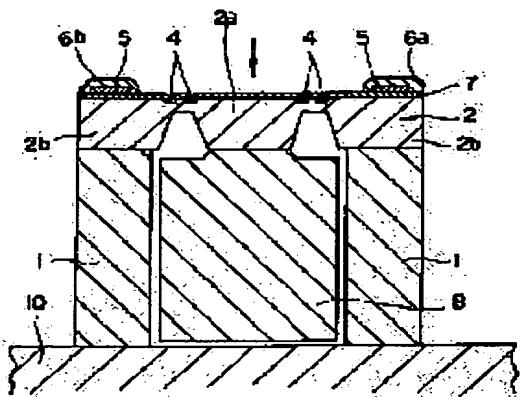
(72)Inventor : ITO TATSUYA

## (54) DIAPHRAGM TYPE ACCELERATION SENSOR AND ITS MANUFACTURE

## (57)Abstract:

PURPOSE: To obtain a diaphragm acceleration sensor and a manufacture therefor which can detect the acceleration with high accuracy even when the temperature is changed and can protect a thin film resistance or the like from the surrounding oxidative atmosphere.

CONSTITUTION: A plurality of distortion-sensitive resistances 4 are provided at a part of a diaphragm part 3 on the surface of a chip 2. A semiconductor integrated circuit for operating the acceleration and a thin film resistance 5 for adjusting the characteristic of the semiconductor integrated circuit are provided at the other part of the surface of the chip 2. Protecting films 6a, 6b are also formed at a part including at least on the thin film resistance 5 except on the distortion-sensitive resistances 4.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-288771

(43)公開日 平成5年(1993)11月2日

(51)Int.Cl.<sup>5</sup>

識別記号 庁内整理番号

F I

技術表示箇所

G 01 P 15/12

審査請求 未請求 請求項の数 2(全 4 頁)

(21)出願番号 特願平4-88975

(22)出願日 平成4年(1992)4月9日

(71)出願人 000005186

株式会社フジクラ

東京都江東区木場1丁目5番1号

(72)発明者 伊藤 達也

東京都江東区木場1丁目5番1号 藤倉電  
線株式会社内

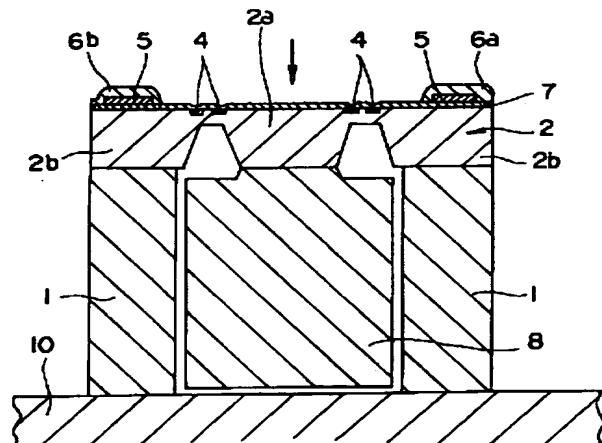
(74)代理人 弁理士 藤巻 正憲

(54)【発明の名称】 ダイヤフラム式加速度センサ及びその製造方法

(57)【要約】

【目的】 温度変化が生じても加速度を高精度で検出することができると共に、周囲の酸化性雰囲気から薄膜抵抗等を保護することができるダイヤフラム式加速度センサ及びその製造方法を提供する。

【構成】 ダイヤフラム3が形成されたチップ2の表面のダイヤフラム3部分に複数個の感歪抵抗4が設けられ、チップ2の表面の他の部分に、加速度演算用の半導体集積回路と、この半導体集積回路の特性調整用の薄膜抵抗5とが設けられている。そして、感歪抵抗4の上を除き少なくとも薄膜抵抗5の上を含む部分に保護膜6a、6bが形成されている。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】 ダイヤフラムが形成されたチップの表面の前記ダイヤフラム部分に設けられた複数個の感歪抵抗と、前記チップ表面の他の部分に設けられた加速度演算用の半導体集積回路と、前記他の部分に設けられ前記半導体集積回路の特性調整用の薄膜抵抗と、前記感歪抵抗の上を除き少なくとも前記薄膜抵抗の上を含む部分に形成された保護膜とを有することを特徴とするダイヤフラム式加速度センサ。

【請求項2】 ダイヤフラムが形成されたチップの表面の前記ダイヤフラム部分に複数個の感歪抵抗を設けると共に前記チップ表面の他の部分に加速度演算用の半導体集積回路及びこの半導体集積回路の特性調整用の薄膜抵抗を設ける工程と、前記チップの全面に化学的気相成長法又はスパッタリング法により保護膜を形成する工程と、前記薄膜抵抗部分を除き少なくとも前記感歪抵抗の上の部分の前記保護膜をフォトリソグラフィにより選択的に除去する工程とを有することを特徴とするダイヤフラム式加速度センサの製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、チップ上に複数個の感歪抵抗からなる感歪ブリッジが設けられており、同一チップ上に、加速度演算用の半導体集積回路と、この半導体集積回路の特性調整用の薄膜抵抗とが設けられたダイヤフラム式加速度センサ及びその製造方法に関する。

## 【0002】

【従来の技術】 図2は、従来のダイヤフラム式集積化半導体多次元(X, Y, Z方向) 加速度センサを示す断面図である。パッケージ底部10上に、ガラス製台座1が立設固定されており、この台座1上に架け渡されてN型シリコン半導体からなるチップ2が設置されている。このチップ2の下面には、その中央の部分を円形に残して円輪状の溝が形成されている。この溝の部分が可撓性を有するダイヤフラム3となっており、このダイヤフラム3に囲まれた部分が加速度による応力が作用する作用部2aとなっている。また、この円輪溝からなるダイヤフラム3の外側の部分はチップ2を台座1に固定するための固定部2bとなっている。

【0003】 チップ2の上面におけるダイヤフラム3の直上域の位置には、P型シリコンからなる感歪抵抗4が複数個形成されており、この感歪抵抗4により感歪抵抗ブリッジが構成されている。そして、チップ2の上面には、SiO<sub>2</sub>からなる絶縁膜7が形成されており、チップ2の固定部2上には、感歪抵抗4のブリッジからの出力が入力されてその入力値から加速度を演算する集積回路(図示せず)と、この集積回路の特性を調整するための薄膜抵抗5とが配置されている。更に、チップ2の全面にはSiO<sub>2</sub>からなる保護膜6が形成されている。この保護膜6が半導体集積回路、特に薄膜抵抗5を周囲の

雰囲気による酸化腐食等から保護するようになっている。この保護膜6は化学的気相成長法又はスパッタリング法により形成する。

【0004】 チップ2の作用部2aの下面には、ガラス製の重り8が固定されており、この重り8は台座1に囲まれた領域で、作用部2aから垂下されている。

【0005】 このように半導体集積回路及び薄膜抵抗5が感歪抵抗4と同一チップに搭載されて構成された従来の加速度センサにおいては、加速度が作用した場合に、ガラス製重り8に加速度方向に応力が作用する。これにより、可撓性を有するダイヤフラム3においてチップが変形し、その歪みが感歪抵抗4により構成される歪みブリッジで検出される。そして、その検出信号がチップ2に搭載されている半導体集積回路に入力され、加速度の検出信号として半導体集積回路から外部に出力される。この半導体集積回路の検出特性は、薄膜抵抗5により調整される。このように構成された加速度センサにおいては、薄膜抵抗5は保護膜6により周囲の酸化腐食雰囲気から保護されている。

## 【0006】

【発明が解決しようとする課題】 しかしながら、上述の従来の加速度センサは、以下に示す問題点がある。即ち、チップ2の構成材料である単結晶シリコンの熱膨張係数が $3.2 \times 10^{-6}$ であるのに対して、保護膜6として使用する酸化シリコンの熱膨張係数が $0.3 \times 10^{-6}$ 程度であり、両者間に約10倍の差がある。このため、温度変化が生じた場合にチップ2と保護膜6との間の熱膨張係数の相違による応力が発生し、加速度センサの感歪ダイヤフラム3上に形成した感歪抵抗4にこの応力が作用して加速度の検出精度を劣化させてしまう。

【0007】 本発明はかかる問題点に鑑みてなされたものであって、温度変化が生じても加速度を高精度で検出することができると共に、薄膜抵抗等をその周囲の酸化性雰囲気から保護することができるダイヤフラム式加速度センサ及びその製造方法を提供することを目的とする。

## 【0008】

【課題を解決するための手段】 本発明に係るダイヤフラム式加速度センサは、ダイヤフラムが形成されたチップの表面の前記ダイヤフラム部分に設けられた複数個の感歪抵抗と、前記チップ表面の他の部分に設けられた加速度演算用の半導体集積回路と、前記他の部分に設けられ前記半導体集積回路の特性調整用の薄膜抵抗と、前記感歪抵抗の上を除き少なくとも前記薄膜抵抗の上を含む部分に形成された保護膜とを有することを特徴とする。

【0009】 本発明に係るダイヤフラム式加速度センサの製造方法は、ダイヤフラムが形成されたチップの表面の前記ダイヤフラム部分に複数個の感歪抵抗を設けると共に前記チップ表面の他の部分に加速度演算用の半導体集積回路及びこの半導体集積回路の特性調整用の薄膜抵

抗を設ける工程と、前記チップの全面に化学的気相成長法又はスパッタリング法により保護膜を形成する工程と、前記薄膜抵抗部分を除き少なくとも前記感歪抵抗の上の部分の前記保護膜をフォトリソグラフィにより選択的に除去する工程とを有することを特徴とする。

## 【0010】

【作用】本発明においては、半導体集積回路及び薄膜抵抗を周囲の酸化性雰囲気から保護している保護膜を、薄膜抵抗の上の部分等のようにこの保護膜を必要とする部分のみに設けることとし、特に感歪抵抗の上の部分にはこの保護膜を設けない。このため、温度変化が生じても、保護膜を構成する材料と基材となるチップ構成材料との間の熱膨張係数の相違に起因して応力が発生しても、この応力は感歪抵抗には及ばない。従って、温度変化により加速度の検出精度が劣化することはない。一方、薄膜抵抗及び集積回路等の汚染に弱い部材は、保護膜により周囲の酸化性雰囲気から保護されるので、その特性が劣化することもない。

【0011】また、本発明方法においては、感歪抵抗及び薄膜抵抗をチップに設けた後、保護膜を全面に形成し、フォトリソグラフィにより少なくとも前記感歪抵抗部分を含む保護膜が不要な部分の保護膜を除去する。このため、この保護膜を設けない部分を高精度で規定することができると共に、薄膜抵抗、半導体集積回路及び保護膜の形成工程と同様の半導体製造技術の薄膜形成工程で使用されているフォトリソグラフィ技術により保護膜の所定部分を除去するので、これらの膜形成の一連の工程に組み入れて保護膜を除去することができ、格別煩雑な工程を設ける必要がない。

## 【0012】

【実施例】以下、本発明の実施例について、添付の図面を参照して具体的に説明する。

【0013】図1は本発明の実施例に係るダイヤフラム式加速度センサを示す断面図である。図1において、図2と同一の作用を有する構成物には同一符号を付してその詳細な説明を省略する。本実施例において、従来の加速度センサと異なる点は、チップ2上に設けた保護膜6a、6bがチップ2の全面を被覆するものではなく、薄膜抵抗5の上の部分のみを被覆するように設けられている点である。この保護膜6a、6bの構成材料は、従来と同様にシリコン酸化膜(SiO<sub>2</sub>)を使用することができる。

【0014】このように、本実施例は、感歪抵抗4の上の部分は保護膜が存在しないので、温度変化が生じても、保護膜6a、6bとチップ2との間の熱膨張係数の差に起因して応力が発生しても、この熱応力は感歪抵抗4には作用しない。従って、加速度検出特性が劣化することはない。

【0015】この本実施例の加速度センサは、以下のようにして製造することができる。N型単結晶シリコンウ

エハに、複数個のチップ領域を区分けし、各チップ領域のウェハ下面に円輪状の構を形成してダイヤフラム3を設ける。次いで、ウェハ表面における所定の位置に感歪抵抗4を、薄膜形成技術により形成する。その後、SiO<sub>2</sub>からなる絶縁膜(シリコン酸化膜)7を全面に形成し、更にこの絶縁膜7上にエッチング停止層として窒化シリコン膜(図示せず)を形成する。この窒化シリコン膜は、その厚さが約100乃至1000Åとなるように極めて薄く成膜する。その後、薄膜抵抗5及び半導体集積回路(図示せず)を通常の薄膜形成技術により形成し、更にその上にシリコン酸化膜からなる保護膜(保護膜6a、6b)を形成する。

【0016】その後、フォトレジストを薄膜抵抗5及び半導体集積回路の部分を被覆し、少なくとも感歪抵抗4の部分は被覆しないようにフォトリソグラフィ技術によりパターン形成する。そして、このウェハを弗化水素液からなるエッチング液中に浸漬する。そうすると、フォトレジストに被覆されていない部分の保護膜はエッチング除去され、フォトレジストに被覆されていた部分の保護膜6a、6bは残存する。このエッチング工程において、エッチングが保護膜の下の窒化シリコン膜まで進行すると、この窒化シリコン膜はエッチング液である弗化水素液に対するエッチング速度が遅いので、エッチングが停止し、窒化シリコン膜の下層の絶縁膜7までエッチングされてしまうことがない。これにより、所定部分のみ被覆する保護膜6a、6bがチップ2上にパターン形成される。

【0017】その後、各チップをウェハから分離し、チップ2の作用部2aの下面にガラス重り8を接着固定した後、パッケージ底部10上にガラス台座1を介してチップ2を搭載する。このようにして、図1に示す構造の加速度センサが完成する。本実施例方法においては、保護膜をフォトリソグラフィによりバーニングする工程が付加されるが、薄膜抵抗及び半導体集積回路のパターンング工程と同様の工程であるので、工程が煩雑化することなく容易に且つ高精度で保護膜6a、6bを形成することができる。

## 【0018】

【発明の効果】以上説明したように本発明によれば、温度変化が生じてもその検出特性が劣化しない加速度センサを提供することができる。また、この加速度センサは、チップ上に搭載される薄膜抵抗等の形成工程と同様のフォトリソグラフィを使用した工程で製造することができるので、その製造が複雑化することなく容易に製造することができる。

## 【図面の簡単な説明】

【図1】本発明の実施例に係る加速度センサを示す断面図である。

【図2】従来の加速度センサを示す断面図である。

【符号の説明】

(4)

特開平5-288771

6

1 ; ガラス製台座

2 ; チップ

2 a ; 作用部

2 b ; 固定部

3 ; ダイヤフラム

\* 4 ; 感歪抵抗

5 ; 薄膜抵抗

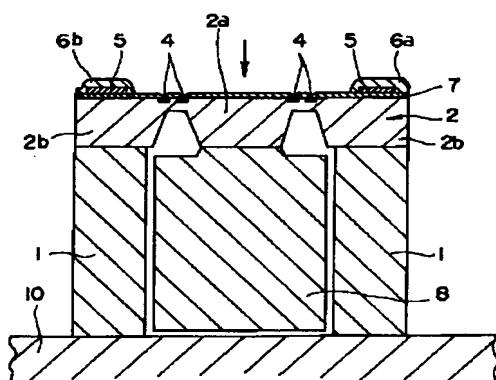
6, 6 a, 6 b ; 保護膜

7 ; 絶縁膜

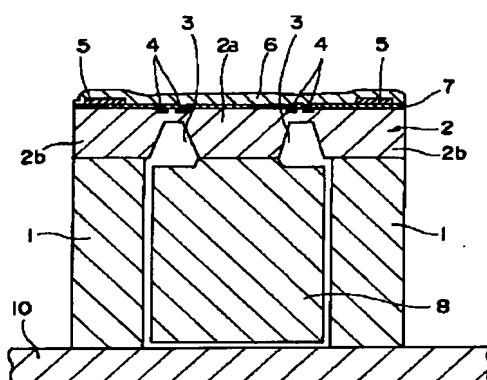
\* 8 ; ガラス製重り

5

【図1】



【図2】



BEST AVAILABLE COPY